

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-216378

(43)公開日 平成6年(1994)8月5日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/784				
21/28	3 0 1 T	7376-4M		
21/336		9054-4M	H 0 1 L 29/ 78	3 0 1 G
		9054-4M		3 0 1 Y
			審査請求 有	請求項の数19 OL (全 7 頁)

(21)出願番号 特願平5-310185

(22)出願日 平成5年(1993)12月10日

(31)優先権主張番号 9 8 9 6 0 4

(32)優先日 1992年12月11日

(33)優先権主張国 米国 (U S)

(71)出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72)発明者 ジョン・ハワード・ギブンス

アメリカ合衆国05452 ヴァーモント州エ
セックス アルダーブルック・ロード 13

(74)代理人 弁理士 合田 潔 (外3名)

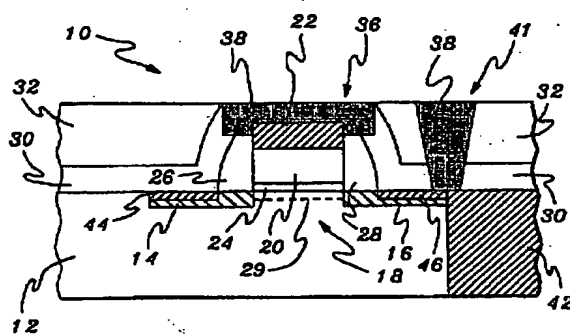
最終頁に続く

(54)【発明の名称】 集積回路装置の製造方法

(57)【要約】

【目的】 集積回路装置のゲートのシート抵抗を改善する製造方法。

【構成】 パッシベーション層30はシリサイド化を利用して、通常の製造方法で集積回路装置のうえに堆積され、その後絶縁層32が堆積される。その絶縁層は平坦化され、ゲート18の上のパッシベーション層を露出するように更に研磨される。ゲートの上のパッシベーション層の部分は絶縁層あるいはゲートに殆ど影響を与えないように除去される。片方あるいは両方の接合部14、16の上のトレンチ41はパッシベーション層をエッチング・ストップとして利用して絶縁層を除去することにより形成され、そして接合部あるいは分離領域42にも殆ど影響を与えないで、接合部の上のパッシベーション層の部分が除去される。ゲートは更にシリサイド化されてよく、そしてゲートの上の開口部と接合部の上のトレンチは接触を形成するように、低シート抵抗の導電性材料38でそれぞれ平坦に充填されてよい。接合部の上の接触は無境界でよい。



【特許請求の範囲】

【請求項1】シリコン基板の上に集積回路装置のゲートを製造する間に、シート抵抗を改良するための方法であり、前記集積回路装置は、少なくとも二つの接合部と、前記ゲートおよび前記接合部のそれぞれの間のスペースと、前記ゲートおよび前記基板の間の薄い絶縁層とを有している集積回路の構造から成り、前記接合部は前もってシリサイド化されており、前記方法は、前記集積回路の構造の上にパッシベーション層を堆積し、前記パッシベーション層の上に絶縁層を堆積し、前記絶縁層を平坦化し、前記ゲートの上の前記パッシベーション層を露出するように、前記の平坦化された絶縁層を平坦に除去し、前記ゲートの上部が露出するように、前記絶縁層および前記ゲートに対して選択的に、前記ゲートの上の前記パッシベーション層を除去し、前記パッシベーション層に対し選択的に、少なくとも片方の接合部の上で、前記絶縁層の中にトレンチを形成し、前記パッシベーション層を通し、少なくとも片方の前記接合部に対し選択的に前記トレンチを延在し、前記ゲートの上の前記露出部分を、第一の低シート抵抗の導電性材料で平坦に充填することにより、第一の接触を形成し、そして、少なくとも片方の前記接合部の上の、前記延在された前記トレンチを、第二の低シート抵抗の導電性材料で平坦に充填することにより、第二の接触を形成することを特徴とする集積回路装置の製造方法。

【請求項2】シリコン基板の上に集積回路装置のゲートを製造する間に、シート抵抗を改良するための方法であり、前記集積回路装置は、少なくとも二つの接合部と、前記ゲートおよび前記接合部のそれぞれの間のスペースと、前記基板の中で少なくとも一つの前記接合部に隣接した分離領域と、前記ゲートおよび前記基板の間の薄い絶縁層とを有している集積回路の構造から成り、前記接合部は前もってシリサイド化されており、前記方法は、前記集積回路の構造の上にパッシベーション層を堆積し、前記パッシベーション層の上に絶縁層を堆積し、前記絶縁層を平坦化し、前記ゲートの上の前記パッシベーション層を露出するように前記の平坦化された絶縁層を平坦に除去し、前記ゲートの上部が露出するように、前記絶縁層および前記ゲートに対して選択的に、前記ゲートの上の前記パッシベーション層を除去し、前記パッシベーション層に対し選択的に、少なくとも片方の前記接合部の上で、前記絶縁層の中にトレンチを形成し、前記トレンチは少なくとも片方の接合部の上で部分的に、かつ前記分離領域の上で部分的にかかってお

り、少なくとも片方の前記接合部および前記分離領域に対し選択的に、前記パッシベーション層を通し前記トレンチを延在し、前記ゲートの上の前記露出部分を、第一の低シート抵抗の導電性材料で平坦に充填することにより、接触を形成し、そして、前記延在されたトレンチを、第二の低シート抵抗の導電性材料で平坦に充填することにより、無境界接触を形成することを特徴とする集積回路装置の製造方法。

【請求項3】前記第一および第二の低シート抵抗の導電性材料が同一であることを特徴とする請求項1または2記載の製造方法。

【請求項4】前記製造方法がさらに、前記ゲートの上部を露出した後に、前記ゲートをシリサイド化することにより成ることを特徴とする請求項1または2記載の製造方法。

【請求項5】前記ゲートがP⁺ドーピングのポリSiから成ることを特徴とする請求項1または2記載の製造方法。

【請求項6】前記ゲートがN⁺ドーピングのポリSiから成ることを特徴とする請求項1または2記載の製造方法。

【請求項7】前記ゲートがポリSiから成ることを特徴とする請求項1または2記載の製造方法。

【請求項8】前記シリサイド化の段階が、シリサイド材料としてチタンを使用していることを含むことを特徴とする請求項4記載の製造方法。

【請求項9】前記低シート抵抗の導電性材料がタングステンより成ることを特徴とする請求項3記載の製造方法。

【請求項10】前記絶縁層の前記平坦化が化学機械研磨により実行されることを特徴とする請求項1または2記載の製造方法。

【請求項11】前記絶縁層の前記平坦化の段階が反応性イオン・エッチングにより実行されることを特徴とする請求項1または2記載の製造方法。

【請求項12】前記ゲートが部分的にシリサイド化されていることを特徴とする請求項1または2記載の製造方法。

【請求項13】前記パッシベーション層が窒化シリコンより成ることを特徴とする請求項1または2記載の製造方法。

【請求項14】前記ゲートの上の前記パッシベーション層の除去が異方性エッチングにより実行されることを特徴とする請求項1または2記載の製造方法。

【請求項15】前記異方性エッチングが反応性イオン・エッチングよりなることを特徴とする請求項14記載の製造方法。

【請求項16】前記ゲートのシリサイド化が、

前記絶縁層および前記ゲートの上の露出部分の上に、前記ゲートに反応するように反応性材料層を堆積し、そしてをシリサイドを形成し、そして前記反応材料のいかなる未反応部分をも除去することにより実行されることを特徴とする請求項4記載の製造方法。

【請求項17】前記ゲートの上の露出部分および前記延在されたトレンチは、

前記絶縁層、前記延在されたトレンチそして前記ゲートの上の前記露出部分の上に、前記ゲートの上の前記露出部分および前記延在されたトレンチを十分に充填するように低抵抗の導電性材料の層を堆積し、そして、前記絶縁層まで前記低シート抵抗の導電性材料を平坦化することにより、

平坦に充填されることを特徴とする請求項1または2記載の製造方法。

【請求項18】前記ゲートの上の前記露出部分および前記延在されたトレンチは、前記ゲートの上の前記露出部分および前記延在されたトレンチの中に低シート抵抗の導電性材料を選択的に堆積することにより、平坦に充填され、従って平坦化は不要となることを特徴とする請求項3記載の製造方法。

【請求項19】前記ゲートの上の前記パッシベーション層の前記除去の段階は、さらに前記スペーサに対し選択的であるということの特徴とする請求項1または2記載の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は一般に集積回路装置の製造に関連する。さらに具体的には、本発明は製造における集積回路装置ゲートのシート抵抗改良のための方法に関連する。

【0002】

【従来の技術】VLSIおよびULSI技術において、集積回路装置の性能における改良の要求が存続しているので、現存の製造方法へ容易に組み込め、それらの要求に合致する製造方法が開発されなければならない。特に速度上昇のためには、ゲートの幅を細くし、ゲート絶縁体を薄くし、そしてソースおよびドレインの領域を浅くすると同時に、時定数を最小化する低シート抵抗のゲートを要求している。現在それらの要求に合致するように意図している二つの主要な先行技術のアプローチがあり、両者共多くの制限を受けている。

【0003】第一のアプローチは米国特許番号5034348号により示されている。その特許において、ソース/ドレイン領域に対するゲートに異なった高融点金属シリサイドを与え、かつソース/ドレイン領域に比較して、ゲートにより厚いシリサイドを与える製造方法が開示されている。またこの特許はゲートにチタン・シリサイド(TiSi₂)を使用している。TiSi₂が高温度でアグロミレーション(agglomeration)する傾向がある

ので、この特許の方法はVLSIおよびULSI製造方法に伴う高温度では最適でないかもしれない。アグロミレーションは、TiSi₂領域におけるピークやピット等の不均一性、あるいはTiSi₂が減少してしまった箇所の形成を意味する。さらに前記の方法は次工程の製造段階に効果的に組み込めないかもしれない。特別の無反射フィルム(窒化チタン)が、適切なフォトリソグラフィを保証するために必要であり、そしてチタンの存在がエッチングを困難にする要因となりうるので、ポリSiのゲートの寸法を制御するために、特別なエッチング方法が必要である。

【0004】シリサイド化のアプローチのその他の例は、米国特許4755478号である。その特許において、集積回路装置のゲートの上の部分は、シリサイド化のために、ソースおよびドレインから分離されている。研磨ストップとして、ゲートの上に窒化シリコンのキャップを使用することもまた開示されている。その窒化キャップはそれが最初に画定され、そして次にゲートの積層のポリSi領域を画定するように使用されるので、ゲートの許容誤差に余分な負担を与えている。ポリSiのゲートを注入するのに、二つの追加のフォトリソ工程もまた必要である。その追加のフォトリソ工程はコストおよび製造時間を上昇させる。さらに、次段階の製造方法との互換性という点で優位ではない。

【0005】第二のアプローチは、化学蒸着(CVD)を利用して金属シリサイドの堆積を必要とする。この第二のアプローチは、ゲートへの不純物の混入を受ける。例えば、もし六フッ化タンゲステン(WF₆)が使用されると、CVD方法は結果としてゲートへのフッ素の混入を生じる。フッ素の混入の量は、如何に良好にゲートをソースおよびドレインに結合するかを決定するゲートの酸化の厚さに直接的に影響する。さらに、もしタンゲステンのシリサイドが使用されるならば、シリサイドとしてのその抵抗はTiSi₂の抵抗よりかなり大きい。その結果として、所定のシート抵抗を達成するために、次の製造段階において許容できないかもしれない、かなり厚いゲート積層になる。最後に、CVDは典型的には化学量論的(2対1のシリコン対金属比率)ではないので、この第二のアプローチは余分なシリコンを除去するためには熱処理が必要となり、その温度はある応用例では高過ぎるかもしれない。

【0006】

【発明が解決しようとする課題】従って、ソースおよびドレインにおいて形成されるシリサイドの量を増加させないで、集積回路装置のゲートのシート抵抗を改良する製造方法の必要性が存在する。上記を達成するための方法はまた、現存の製造方法に組み込める必要がある。

【0007】

【課題を解決するための手段】本発明は、パッシベーション層を研磨ストップおよびエッチング・ストップの両

方として使用する手法を導入し、シリサイド化のアプローチを利用して、浅いソースおよびドレーン領域と共に、集積回路装置のゲートの改良されたシート抵抗を達成するための製造方法を与えるものである。ゲート積層および重なった各接合部に隣接したスペーサ、そしてゲート積層と基板の間の薄い絶縁層と共に、ゲート積層および少なくとも部分的にシリサイドされているソース及びドレーン領域（一般に接合部と呼ばれている）が基板の上に形成された後に、パッシベーション層が堆積される。パッシベーション層の上部には絶縁層が堆積され、そして平坦化される。

【0008】平坦化における研磨は、ゲートの上のパッシベーション層が露出するまで続けられる。絶縁層およびゲート積層に対して選択的に、ゲートの上のパッシベーション層を除去することにより、ゲートの上部は露出する。選択的という用語は、絶縁層およびゲート積層が少ししかあるいはまったく除去されないように、ゲートの上のパッシベーション層が除去されることを意味する。トレンチあるいはホール（以下トレンチと呼ぶ）は、パッシベーション層をエッチング・ストップとして使用して、絶縁層をエッチングすることにより片方あるいは両方の接合部の上に形成される。そのトレンチはパッシベーション層を通り、接合部に対し選択的に延在する。それからゲートの上の部分並びに延在するトレンチは、ゲートおよび接合部に低抵抗接触するように、低シート抵抗の材料でそれぞれ充填されてもよい。第二の実施例においては、その接合部への接触は境界がない。これは基板において接合部に隣接する分離領域および接合部に部分的に接触しているのである。

【0009】本発明のこれ等の内容およびその他の目的、特徴および利点は、その発明の好ましい実施例の、添付した図面に関連した以下の詳細な説明により、明らかになるであろう。

【0010】

【実施例】図1は従来通りに製造された集積回路装置10を表す。シリコン基板12はその内部に注入された接合部14および16を有している。それぞれの接合部は、ソースあるいはドレーンであってよい。接合部14および16は活性化されている。即ち、それ等はnタイプあるいはpタイプのドーパントがドーピングされ、そして熱処理されている。その接合部はそれからシリサイド化される。これは接合部14および16が露出している基板12の領域、即ち領域44および46がシリサイドと知られているように、シリコンと金属間化合物を形成しているチタンあるいはコバルトのような高融点金属に反応するというのである。本実施例がシリサイド材料としてTiを利用している場合を除き、その接合部はシリサイド化される前に活性化されている必要はないということが理解されるであろう。活性化は、 $TiSi_2$ が耐えることができない高熱サイクルを必要とする。従

って活性化は、Tiが使用される場合、シリサイド化に先行されなければならない。

【0011】ゲート積層18は、基板12の上の接合部14および16の間に形成される。例えば、ゲート積層18はドーピングされたポリSi（ポリシリコン）で造られている。ゲート積層18はn⁺ドーピングあるいはp⁺ドーピングでよい。ゲート積層18は注入された異なったn⁺およびp⁺領域により、二重ドーピングされてよいことが理解されるであろう。ゲート積層18に含まれるものは、少なくとも部分的にシリサイドされた部分22およびシリサイドされていない部分20でよい。100オングストロームの位あるいはそれ以下の薄い絶縁層24は、基板12からゲート積層18を分離し、そして例えばシリコン二酸化物よりなる。前の製造段階（図示せず）において、接合部14および16に関係する拡散領域29の幅は、スペーサ26および28の幅により制御された。シリサイド化、即ちシリサイド化される領域44および46の形成の前に、接合部および拡散領域29を含む基板12の部分は、一つの大きな拡散領域であった。ゲート積層18の形成およびスペーサが設置された後、スペーサ及びゲート積層がシリサイド材料から拡散領域を隔離している間に、イオン注入および活性化熱処理が接合部14および16を形成した。スペーサは、例えば窒化シリコンよりなるであろう。この技術分野で周知のように、拡散領域29の目的は集積回路装置10の閾値電圧を制御することである。

【0012】本発明は製造方法におけるこの時点から開始される。最初に、パッシベーション層30が集積回路の構造の上に付加され、そしてそれから絶縁層32がパッシベーション層30の上に付加される。好ましくはパッシベーション層は、同じ形に付加される。図2は、パッシベーション層30および絶縁層32が堆積された後の図1の集積回路装置を示す。その絶縁およびパッシベーションの層は、例えばこの技術分野で周知である通常の化学蒸着方法により堆積される。その僅かに約100オングストロームの厚さの薄いパッシベーション層は、窒化シリコンで成っていてよく、そしてイオン（例えばナトリウム）に対し保護を与える。そのパッシベーション層は、絶縁層より顕著に遅く研磨されるということより選択されるので研磨ストップとして使われ、そしてその二つの層のエッチング化学特性が異なることよりエッチング・ストップとしてもまた使用される。その絶縁層は、その集積回路装置10を次の金属層から分離し、そして例えば3500オングストロームの単位の厚さ、あるいはゲート積層の高さ（ここでは2000オングストローム）と1500オングストロームの和の磷酸シリコン・ガラス（PSG）でよい。

【0013】それから絶縁層32の平坦化が行われる。平坦化は、例えば平坦化ブロッキング・マスク（例えばフォトレジスト）を利用して、反応性イオン・エッチン

グにより達成されうる。反応性イオン・エッチングはこの技術分野で周知であり、従ってここではこれ以上説明は必要としない。図3は、絶縁層32の平坦化の後の図2の集積回路装置を表す。絶縁層32の平坦化は点線34で示すように、それからゲート積層18の上のパッシベーション層30を露出するように行われる。例として、化学機械研磨(CMP)が絶縁層32を平坦化するのに利用されてよい。CMPはこの技術分野で周知である。そのパッシベーション層が研磨ストップとして良く働くことは、絶縁およびパッシベーション層の構成の実例を使用することにより立証されている。PSGの窒化シリコンに比較した研磨率は約4対1である。

【0014】本発明の製造方法におけるこの時点で、ゲート積層18の上のパッシベーション層32の部分は、図4に示されているように除去される。例として、反応性イオン・エッチングがトレンチ36を開口するのに利用されてよい。本発明の内容として、トレンチは孔と同義であり、そして一度充填されると接触が形成される場所の開口部を示す。PSGパッシベーション層および窒化絶縁体の実例を使用した場合、窒化物のエッチング率はPSGに比較して約3対1であり、そして窒化物のエッチング率はポリSiに比較して約5.5対1である。この方法で、絶縁層32およびゲート積層18に対して選択的に、トレンチ36を形成するように、パッシベーション層30が除去される。これは絶縁層32あるいはゲート積層18が非常に少量除去されると同時に、パッシベーション層30が除去されることである。図4においてスペーサ26および28が部分的に除去されているのが示されているけれども、それ等は必要ではないことが理解されるであろう。スペーサ26および28の実例の組成は窒化シリコンであり、PSGパッシベーション層30の中にトレンチ36を形成するためのエッチング化学反応は選択的ではない。そのスペーサにはその他の組成が選択されてよいので、エッチング化学はそれに対しては選択的になるであろう。

【0015】片方あるいは両方の接合部の上のトレンチは、パッシベーション層30をエッチング・ストップとして利用して形成される。トレンチ40はパッシベーション層に対して選択的に、接合部の上の絶縁層の中に形成される。トレンチ40はそれからパッシベーション層30を通り、接合部16に対して選択的に延在する。これは、接合部16を露出するようにトレンチ40を延在させるのに利用されるエッチング方法は、接合部16が少ししかあるいは全く影響されないように、選ばれるということである。パッシベーション層を露出した後、トレンチ36と同じように、トレンチ40が反応性イオン・エッチングを利用して、そして利用した化学反応を単に変更することにより形成されるであろう。トレンチ36およびトレンチ40が同時に形成されてよいことが理解されるであろう。そのような技術はこの技術分野で周

知であり、これ以上の説明は必要ないであろう。

【0016】トレンチ36および40は、ゲート積層18および接合部16への接触を形成するように、今度はタングステンのような低シート抵抗導電性材料38で充填されてよい。この技術分野で周知のように、シート抵抗は薄い材料の面積あたりの抵抗を意味する。材料38は、次段階の製造方法の意図通りに、今度平坦化される絶縁層32と共に、平坦にされるべきである。例えば、トレンチ36および40を平坦に充填する一つの方法は、トレンチが充填されるように、低シート抵抗導電性材料の層を堆積させ、そして余分なものを除去するように平坦化することである。トレンチ36および40を平坦に充填するその他の方法は、トレンチの中に低シート抵抗導電性材料を選択的に堆積することである。選択的に堆積するということは、この技術分野で周知のように、そのトレンチの中だけにその材料の成長を生じさせるということを意味する。

【0017】トレンチ36および40は、低シート抵抗特性を有した異なった材料でそれぞれ充填されてよいことが理解されるであろう。例えば、片方のトレンチが形成され、そして充填され、そしてそれから他方が形成され、異なった材料で充填される。トレンチ36および40がその内部にスペーサを有してもよく、そしてそれから集積回路装置の内部で、他の構成物に不所望の接触を防ぐように、低シート抵抗の導電性材料で充填されてよいことも、また理解されるであろう。

【0018】トレンチ36が開口された後、ゲート積層18の中の領域22のシリサイド化を強化するという選択が可能である。この強化シリサイド化は自己整合であるということが理解されるであろう。もしゲート積層18のポリSi領域20が、n⁺ドーピングされているならば、n⁺ドーピングは良好にはシリサイド化をさせないことより、強化シリサイド化は望ましい。従って、接合部に含まれる先行シリサイド化は、そのゲートについては不十分であるといえることができる。そのゲートの強化シリサイド化は、これを改善する。この方法で、ゲート積層18のシリサイド化は、接合部14および16(即ち、そのゲートは接合部に連結されていない)をさらにシリサイドすること無しに強化される。本実施例のように、例えばチタンを使用した強化シリサイド化の後に、ポリSiの低シート抵抗を達成するために、一回の熱処理が必要である。高温度を要するこの熱処理を、アグロメレーションを伴わないで実施することは可能である。"Comparison of Transformation to Low-Resistance Phase and Agglomeration of TiSi₂ & CoSi₂" 38 IEEE Transactions on Electron Devices 262 (Feb.1991)を参照されたい。もし、例えばタングステンが低シート抵抗材料として選択されたならば、熱処理は必要ないであろう。

【0019】しかし、いくらかのシリサイド化されてい

ないポリSiは、スパイクング(spiking)を防ぐように、絶縁層24に接触して残るべきである。スパイクングはこの技術分野において理解されている。どの位のポリSiがシリサイドされないで残るべきかは、低シート抵抗への要求に対する、スパイクングとドーパント消耗渦濁による装置の低品位化に依存する。最大のシリサイド化が行われた時、最小のシート抵抗が得られる。所定の応用のための、シリサイド化の後の所定のゲート積層の中に残るポリSiの適切な量は、実験を通して得ることができる。

【0020】例として、最初に2000オングストロームの添加されていないポリSiで構成されているゲート積層を考えてみる。接合部になる拡散領域の部分のシリサイド化の間に、ゲート積層の上に360オングストロームのチタンが堆積される。チタンはポリSiに反応して、最大545オングストロームのTiSi₂を形成する。ゲート積層の上に開口部を形成した後、740オングストロームのTiがそのゲート積層の上に形成される。ポリSiに反応した後、全体で最大1660オングストロームのTiSi₂ゲート積層部分を与える最大1115オングストロームの追加TiSi₂がゲート積層の上に形成される。最小500オングストロームのポリSiが、強化シリサイド化の後に、TiSi₂および絶縁層の間のゲート積層に残される。もしポリSiが添加されていたならば、与えられる全体の最大値はさらに小さくなるであろうということが理解されるであろう。

【0021】本発明の第二の実施例において、低シート抵抗の無境界接触が、少なくとも片方の接合部に接触するために与えられる。図5は、基板12の中に接合部16に隣接して与えられる分離領域42と無境界接触を形成するように充填されたトレンチ41を有している図4の集積回路装置10を表す。分離領域はウエハの上の装置を分離し、例えば二酸化シリコンで構成されていてよい。そのような無境界接触を形成するために、トレンチ41が最初に、パッシベーション層30に対して選択的に、接合部16および分離領域42の両方の上で、絶縁層32の中に形成される。そのトレンチはそれからパッシベーション層30を通り、接合部16および分離領域42に対し選択的に、そして部分的に露出するように延在される。

【0022】トレンチ36および41は、今度は低シート抵抗の導電性材料38で充填され、そして同時に平坦化されてよい。これは絶縁層32およびトレンチ36と41の上に、材料38の層を堆積し、そして不必要な部分を取り除くことにより達成することができるであろう。その他のアプローチは、シリコンあるいはシリサイド領域の上のみで、パッシベーションあるいは絶縁層の上を除き堆積するという一つの方法である選択的堆積を利用してもよいであろう。これは接合部16およびゲート積層18への低抵抗接触を形成する。第一の実施例に

おけるように、トレンチ36を充填する材料はトレンチ41のものと同じである必要はない。無境界としての接合部16への接触の特徴は、分離領域42の上の部分に部分的に侵入することを意味する。もし接触が接合部16の上だけであったならば、それは無境界ではないであろう。無境界接触をすることは、回路密度を増すという明確な利点を有している。現在の設計基準は、ゲート積層18と接合部の間の接触の最小距離を定めている。接触のための所定の寸法は、従って接合部16の上の領域の中に完全に入るように、そして尚かつゲート積層18から最小の距離にあるように、より大きな接合部16が必要であろう。

【0023】

【発明の効果】本発明は、ここに説明した実施例により示したように、シリサイド化製造体系における集積回路装置のゲートのシート抵抗を改善するための製造方法を与えることにより、この技術分野の水準を改善する。平坦化のための研磨ストップおよび接触を形成するためのエッチング・ストップの両方に作用するように、二通りに利用されるパッシベーション層が取り入れられている。その方法は容易に現存の製造方法に組み入れられ、そして製造コストを低減するように追加のマスク段階を必要としない自己整合性がある。さらに、浅いソースおよびドレイン領域に影響すること無く、そしてアグロメレーションを回避して、ゲートの強化シリサイド化もまた容易である。第二の実施例において、回路密度を上げるために、片方あるいは両方の接合部への接触は無境界でよい。

【0024】この発明の好ましい実施例がここに説明され、図示されたが、同じ目的を達成するために、当業者により変更実施例が実行されるかも知れない。従って、別記の特許請求の範囲は、本発明の精神および範囲を逸脱しない、そのような変更実施例のすべてを網羅することを意図している。

【図面の簡単な説明】

【図1】従来の方法によって製造された集積回路装置の断面図である。

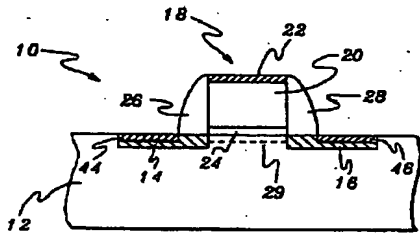
【図2】本発明にもとずいて、集積回路の上にパッシベーション層が堆積され、パッシベーション層の上に絶縁層が堆積された図1の集積回路装置を表す。

【図3】その絶縁層の平坦化および平坦化の後にパッシベーション層まで平坦に研磨した後の図2の集積回路装置を表す。

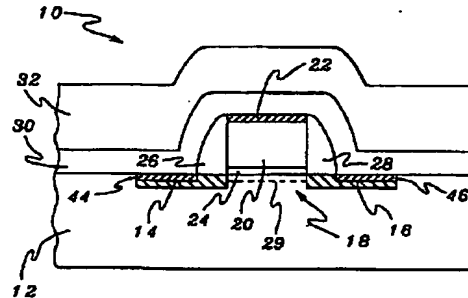
【図4】ゲートの上でパッシベーション層が選択的に除去され、トレンチが接合部の上に形成され、ゲートの上の開口部およびトレンチが、ソースおよび接合部に対し低抵抗接触を形成するように、低シート抵抗の導電性材料で充填された後の図3の集積回路装置を表す。

【図5】本発明の第二の実施例の方法によって製造された集積回路装置を表す。

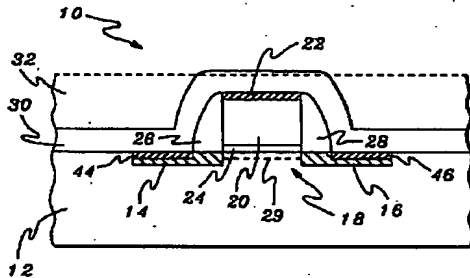
【図1】



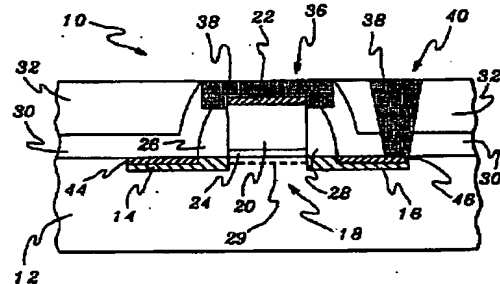
【図2】



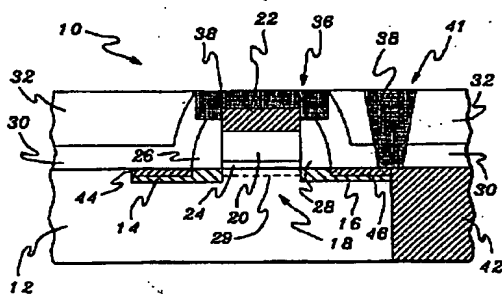
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 ジェームス・スパイロス・ネイコス
アメリカ合衆国05452 ヴァーモント州エ
セックス バターナット・コート 3

(72)発明者 ピーター・オースチン・バーク
アメリカ合衆国05468 ヴァーモント州ミ
ルトン ルート7 ノース 406

(72)発明者 クレイグ・マーシャル・ヒル
アメリカ合衆国05452 ヴァーモント州エ
セックス ジャンクション ナンバー2
イースト・グリーク ブリックヤード・ロ
ード 35

(72)発明者 チャン・ホン・ラム
アメリカ合衆国05495 ヴァーモント州ウ
イリストン アスター・レーン 5